

Моделирование аппаратной архитектуры и коммуникационных сетей вычислительных кластеров с гибридными узлами для параллельных систем баз данных*

Ю.Н. Сафина, П.С. Костенецкий

Южно-Уральский государственный университет

На сегодняшний день наиболее распространены высокопроизводительные вычислительные комплексы с кластерной архитектурой: из 500 мощнейших суперкомпьютеров мира 410 построены на основе кластерной архитектуры. С 2010 года в первой десятке рейтинга ТОП 500 появились гибридные вычислительные комплексы с узлами, включающими графические ускорители. Использование *GPU* позволяет добиться высокой производительности на задачах связанных с решением СЛАУ, в том числе на тесте *Linpack*. Существуют исследования, оценивающие производительность подобных систем под нагрузкой, сходной с нагрузкой, создающейся при выполнении запросов к параллельным системам баз данных [1]. Во втором квартале 2010 г. корпорация Intel анонсировала ускорители с архитектурой *Intel Many Integrated Core (MIC)*, позволяющей создавать платформы выполняющие триллионы операций в секунду, в тоже время, сохраняя преимущества стандартных процессоров Intel. Сортировка – это один из ключевых алгоритмов для многих операций обработки баз данных. В работе [2] представлено сравнение эффективности выполнения различных алгоритмов сортировки, показывающее значительную эффективность на ускорителях *MIC* по сравнению с *CPU* и *GPU*. Использование *MIC* позволяет ускорить в несколько раз производительность поиска в базах данных по сравнению с традиционными архитектурами и графическими процессорами.

Данное исследование посвящено моделированию и анализу иерархических конфигураций аппаратных архитектур параллельных систем баз данных, построенных на основе вычислительных узлов с ускорителями *MIC*. Исследования проводятся с использованием эмулятора многопроцессорных иерархических машин баз данных *DMS*, позволяющего моделировать различные аппаратные архитектуры мультипроцессоров баз данных [3]. Исследуется эффективность различных иерархических многопроцессорных конфигураций, использующих *MIC*, и оценивается оправданность использования подобных систем для организации мультипроцессоров параллельных систем баз данных. Так же исследование должно позволить определить оптимальную топологию коммуникационной сети, наиболее полно удовлетворяющую задачам обработки в параллельных системах баз данных и целесообразность использования в подобных архитектурах типовых параллельных систем хранения данных. В 2012 году планируется собрать найденные оптимальные архитектуры из серверов с ускорителями *MIC* и выполнить тестирование полученных систем для подтверждения результатов моделирования.

Литература

1. Bakkum P., Skadron K. Accelerating SQL Database Operations on a GPU with CUDA // Proceedings of the 3rd Workshop on General-Purpose Computation on Graphics Processing Units (GPGPU'10), Pittsburgh, USA, March 14, 2010. ACM, 2010. P. 94-103.
2. Satish N., Kim C., et.al. Fast Sort on CPUs, GPUs and Intel MIC Architectures. Technical Report. Intel Corporation, 2010.
3. Костенецкий П.С. Моделирование параллельных систем баз данных для вычислительных кластеров // Научный сервис в сети Интернет: Труды Всероссийск. науч. конф. (21-26 сентября 2009 г., г. Новороссийск). М.: Изд-во МГУ. 2009. С. 300-304.

* Работа выполнена при финансовой поддержке Минобрнауки РФ (государственный контракт № 07.514.11.4036) и Российского фонда фундаментальных исследований (проект 12-07-00443-а).