

“Нечисленные” преобразования как средство контроля вычислительной устойчивости параллельных алгоритмов

Г.М. Алакоз, Р.В. Светлов

Для оценки вычислительной устойчивости алгоритмов, реализуемых на традиционных параллельных вычислителях с ограниченной разрядной сеткой, предложено использовать ассоциативную нейро-ЭВМ, работающую по схеме машины Тьюринга. Показано, что все арифметико-логические преобразования в такой машине можно выполнить в ассоциативной памяти специального типа работа, которой основана на формально-логических *PD-ассоциативных вычислительных конструкциях*.

В *PD-ассоциативных* вычислительных конструкциях один из операндов управляет синтезом абстрактной вычислительной структуры, изменяющей свой состав и схему взаимодействий элементов по требованиям активизированной (поток)инструкции и с учетом действующей карты отказов.

Такие методы апробированы [1] при создании бит-поточковых сверхпараллельных вычислительных систем, повышенная вычислительная устойчивость и живучесть которых поддерживается микропрограммным уровнем доступа.

Например, бит-поточковая вычислительная структура (см. Рис. 1), работающая в последовательной конвейерной арифметике, способна, начиная с 6 такта, циклически:

- воспроизвести на выходе F_{j+1} последовательность 10001011, если при $a_{k-j} = \text{const}=0$ на ее вход F_j подавать циклическую (идентифицирующую) константу вида 00000001, где младший разряд справа, что соответствует функции ячейки памяти $F_{j+1} := \langle 10001011 \rangle$;
- умножить на константу 10001011 поток данных $\langle X_{18} \rangle$, поданный на вход F_j , что при $a_{k-j} = \text{const}=0$ соответствует функции конвейерного умножителя $F_{j+1} := \langle 10001011 \rangle * \langle X_{18} \rangle$;
- реализовать базовое преобразование схемы Горнера: $F_{j+1} := \langle 10001011 \rangle * \langle X_{18} \rangle + \langle a_{k-j} \rangle$, если на вход a_{k-j} подать поток данных.

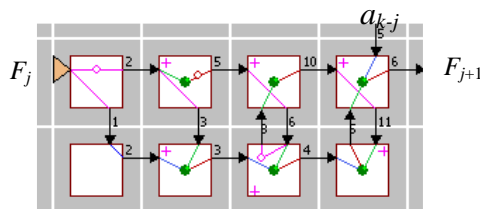


Рис. 1. Топологическая схема многофункциональной *PD-ассоциативной* ячейки памяти

Показано, что для реализации *PD-ассоциативных* машин Тьюринга требуется обеспечить только операционный базис для обработки таблиц подстановок символов, отвечающих конкретным арифметико-логическим действиям традиционных ЭВМ.

Литература

1. Алакоз Г.М., Вольперт Л.А., Страутманис Г.Ф. Принципы МИМД-бит-поточковой организации вычислений // Автоматика и вычислительная техника.-1997.-№2.-с.3-14.